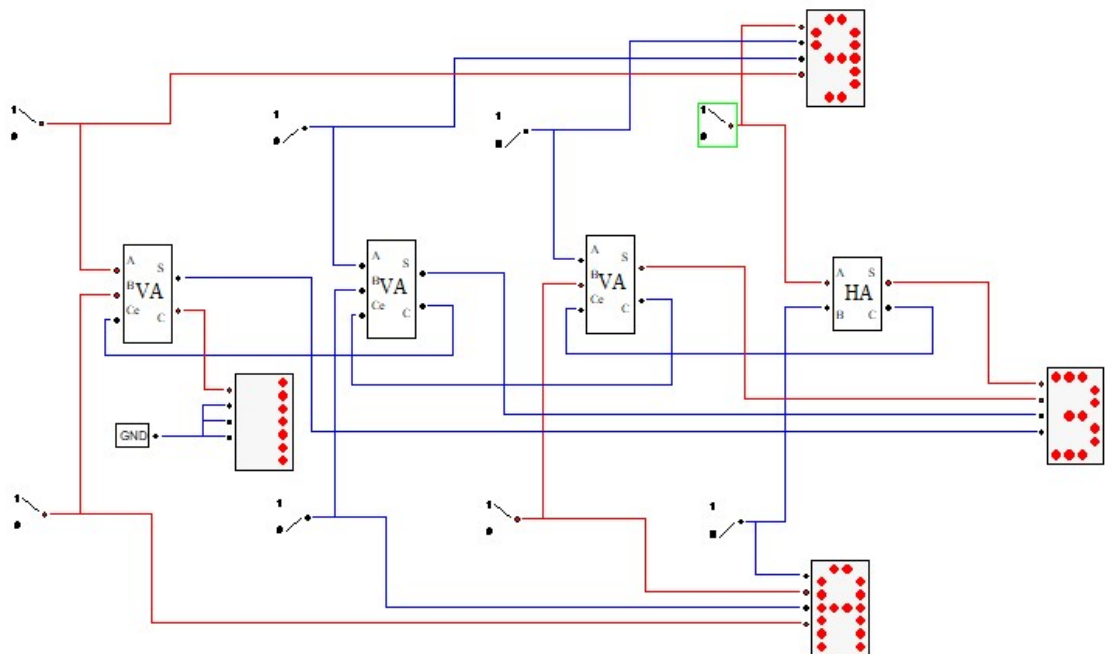
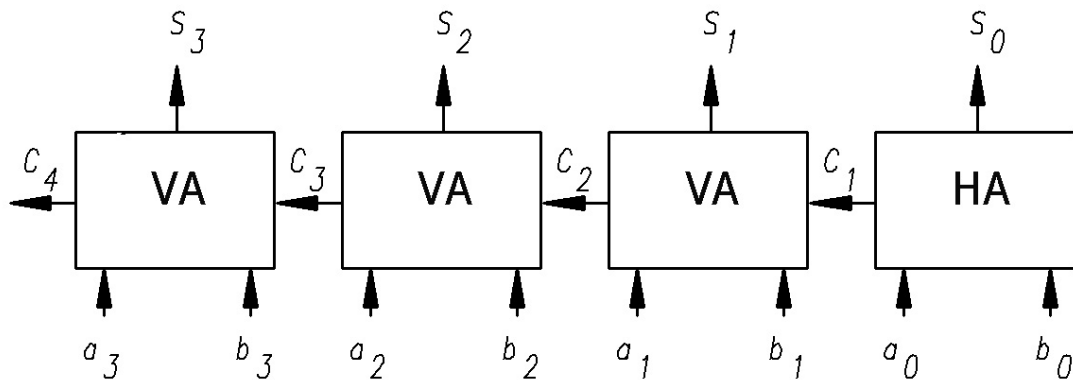


## Addier-Schaltungen für Dualzahlen

		$a_3$	$a_2$	$a_1$	$a_0$
+		$b_3$	$b_2$	$b_1$	$b_0$
	$s_4$	$s_3$	$s_2$	$s_1$	$s_0$

### 1. Paralleladdierer mit seriellem Übertrag (hier: 4-Bit-Addierer)

Für das Least Significant Bit (LSB) genügt ein Halbaddierer (HA); die höherwertigen Bits erfordern jeweils einen Volladdierer, da hier der Übertrag aus der vorherigen Stelle zu berücksichtigen ist.



Dezimal:	09	Hexadezimal:	09	Dual:	0000 1001
	+ 10		+ 0A		+ 0000 1010
	<u>19</u>		<u>13</u>		<u>0001 0011</u>

### 2. Serieller 1-Bit-Addierer für 4-stellige Dualzahlen

Die Operanden werden jeweils in einem 4-Bit-Schieberegister abgelegt, nach 4 Taktimpulsen finden wir das Ergebnis (hier: die Summe) in einem weiteren 4-Bit-Schieberegister.

